

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06037146 A**

(43) Date of publication of application: **10.02.94**

(51) Int. Cl.

**H01L 21/60**

**H01B 5/16**

**H01R 3/00**

(21) Application number: **04187867**

(22) Date of filing: **15.07.92**

(71) Applicant: **HITACHI LTD HITACHI VLSI ENG CORP**

(72) Inventor: **AKASAKI HIROSHI  
OTSUKA KANJI**

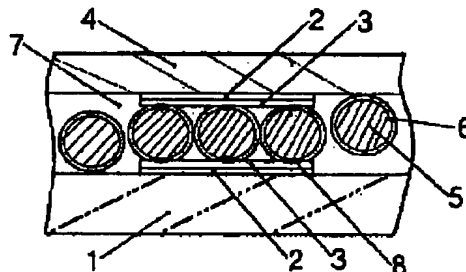
(54) **MICROELECTRODE CONNECTING STRUCTURE  
AND MANUFACTURE THEREOF**

COPYRIGHT: (C)1994,JPO&Japio

(57) Abstract:

PURPOSE: To conduct a fine pitch micro-connection by a low contact resistance and a low cost by interposing a plurality of conductive particles each having insulator-coated thin film added to binder between electrodes, and alloying the particles and contacts with a metal film on the electrode to connect them.

CONSTITUTION: A plurality of conductive particles 5 each having insulator-coated thin film 6 added to binder 7 are interposed between electrodes to be face down connected, and the particles 5 and contacts with a metal film 3 on the electrodes to be connected with the particles 5 are alloyed to be connected. For example, the particles 5 and a material series for forming the film 3 on the electrodes are combined with metals in which eutectic crystal can be formed. The binder 7 is formed of resin, the film 6 is broken by a shrinkage stress in the case of curing the resin, and the particles 5 to be connected and the film 3 on the electrodes form eutectic crystal to be connected by heating for curing.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-37146

(43) 公開日 平成6年(1994)2月10日

(5) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 S	6918-4M		
H 0 1 B 5/16				
H 0 1 R 3/00		4229-5E		

審査請求 未請求 請求項の数4(全 4 頁)

(21) 出願番号 特願平4-187867

(22) 出願日 平成4年(1992)7月15日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233468

日立超エル・エス・アイ・エンジニアリング株式会社

東京都小平市上水本町5丁目20番1号

(72) 発明者 赤崎 博

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(74) 代理人 弁理士 小川 勝男

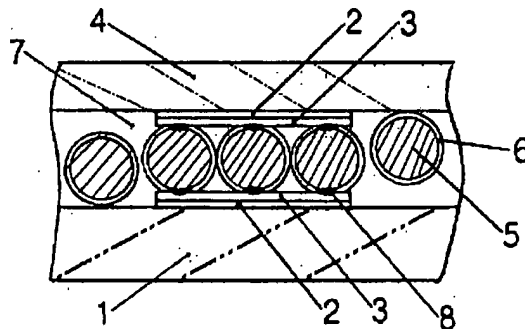
最終頁に続く

(54) 【発明の名称】 微細電極接続構造およびその製造方法

(57) 【要約】

【構成】 バインダ7に添加された絶縁被覆薄膜6を有する複数の導電粒子5をフェースダウン接続される電極間に介在してなるとともに、当該導電粒子5と当該接続しようとする電極上の金属膜3との接点8が合金化して接合されてなる微細電極接続構造で、絶縁被覆薄膜を有する複数の導電粒子を含有するバインダを、フェースダウン接続しようとする少なくとも一方の電極上に塗布し、当該一方の電極に、フェースダウン接続しようとする他方の電極をフェースダウンで密着させ、圧接および加熱して、当該導電粒子の絶縁被覆薄膜を破って、当該一方の電極上の導電粒子と当該他方の電極上の金属膜との接点に共晶合金を形成し、これら電極の電気的接続を行なう。

【効果】、突起電極を形成することなく、微細導電粒子によりコンタクト部で合金化を伴う異方導電マイクロ接続を得ることができるので、ファインピッチかつ低抵抗なマイクロ接続を低コストで提供できる。



1

## 【特許請求の範囲】

【請求項1】 バインダに添加された絶縁被覆薄膜を有する複数の導電粒子をフェースダウン接続される電極間に介在してなるとともに、当該導電粒子と当該接続しようとする電極上の金属膜との接点が合金化して接合されることを特徴とする微細電極接続構造。

【請求項2】 請求項1記載の導電粒子と電極上の金属膜を形成する材料系が共晶を作り得る金属の組み合わせからなることを特徴とする請求項1に記載の微細電極接続構造。

【請求項3】 バインダが樹脂よりなり、当該樹脂をキュアする際の収縮応力により絶縁被覆薄膜が破られ、さらに、当該キュア加熱で、互いに接する金属導電粒子と電極上の金属膜が共晶を形成して接合されてなる請求項1または2に記載の微細電極接続構造。

【請求項4】 絶縁被覆薄膜を有する複数の導電粒子を含有するバインダを、フェースダウン接続しようとする少なくとも一方の電極上に塗布し、当該一方の電極に、フェースダウン接続しようとする他方の電極をフェースダウンで密着させ、圧接および加熱して、当該導電粒子の絶縁被覆薄膜を破って、当該一方の電極上の導電粒子と当該他方の電極上の金属膜との接点に共晶合金を形成し、これら電極の電気的接続を行なうことを特徴とする微細電極接続の製造方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、微細電極接続構造およびその製造方法に関し、特に、電子機器分野の表面実装におけるマイクロ接続技術に関する。

【0002】

【従来の技術】 半導体チップの実装技術において、多電極化（ファインピッチ接続）が進行している。当該ファインピッチ接続技術の従来例の一つに、月刊 Semiconductor World 増刊号『サーフェイスマウントテクノロジー91年夏号』／プレスジャーナル

P. 174～181に記載のように「導電粒子に薄い絶縁皮膜をコートしてファインピッチ化を狙った異方導電シート接続法」（カシオ計算機）があり、また、「ICチップと基板の電極間にメタライズした数 $\mu$ m径の樹脂ボールを挟んで上から押え付け、このボールを20～30%変形させた状態でチップを絶縁樹脂で基板に固定する接続方式」（シャープ、セイコーエプソン）等が検討あるいは適用されている。

【0003】

【発明が解決しようとする課題】 しかし、当該文献にも記載のように、上記従来技術は、圧接によりコンタクトをとらなければならないので、いずれも、コンタクト抵抗が高くなるという問題があった。本発明は、かかる従来技術の有する欠点を解消し、ファインピッチマイクロ接続を低コンタクト抵抗かつ低コストで行なうことので

2

きる技術を提供することを目的としたものである。本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

【0004】

【課題を解決するための手段】 本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。上記目的を達成するため、本発明では、接点を合金化接合するようにしたもので、その接合において、好ましい実施態様として、微細金属粒子表面に絶縁コートをし、電極と接する箇所のみコンタクトが得られる異方導電性をもたせるとともに、微細金属粒子を形成する金属と電極表面金属を共晶合金を作り得る材料の組合せとして、熱処理を行ない、共晶合金化をなすようにしたものである。

【0005】

【作用】 上記手段によれば、突起電極を形成することなく、微細導電粒子によりコンタクト部で合金化を伴う異方導電マイクロ接続を得ることができるので、ファインピッチかつ低抵抗なマイクロ接続を低コストで提供できるようになった。

【0006】

【実施例】 次に、本発明の実施例を図面に基づいて説明する。

実施例1. 一実施例を図1により説明するに、図示しない少なくとも1層以上の配線層を有する配線基板1上の電極部、並びにフェースダウンにした半導体チップ4上の電極部に、例えばTi、CrおよびNi、Cuを組み合わせた下地金属層2が形成され、さらに、その上にコンタクト金属層3が被覆されている。上記配線基板1および半導体チップ4の間には薄い絶縁皮膜6をコートした複数の導電粒子5を含有する絶縁樹脂7が充填され、これら電極間にはさまれた導電粒子5は絶縁皮膜6を介さずにコンタクト金属層3と接し、その界面には、共晶合金8が形成されている。ここで、コンタクト金属層3と導電粒子5に用いる材料系は両者が所望の温度で共晶合金を作り得る組み合わせとし、例えばAu+Sn、Ag+Sn、Pd+Sn等を用いる。また、導電粒子5の絶縁皮膜6には、バリレン（商品名）、ポリウレタン等を、さらに、絶縁樹脂7には、ポリイミド、BCB（Benzocyclobutene）等を用いる。本実施例によれば、フリップチップやTAB（Tape Automated Bonding）に見られるような突起電極を形成することなく、微細導電粒子によりコンタクト部で合金化を伴う異方導電マイクロ接続を得ることができるので、ファインピッチかつ低抵抗コンタクトを低コストで提供できる効果がある。図2は、図1で説明した実施例の製造方法を示している。配線基板1上に、絶縁皮膜6をコートした導電粒子5を高密度に含有する硬化前絶縁樹脂9を均一に供給し、半導体チップ4をフェ

3

ースダウンで密着させる。この際気泡の残留を防止するために圧力コントロールによる脱泡を併用しても良い。次に、配線基板1および半導体チップ4の間に圧縮荷重を加え、下地金属層2上のコンタクト金属層3間に挟まれた導電粒子5表面の絶縁皮膜6を破り、コンタクト金属層3と導電粒子5の表面を直接接触させる。この状態でコンタクト金属層3および導電粒子5を形成する金属材料系の共晶温度以上に加熱することにより、両者の界面に共晶合金8を形成し、さらに硬化前絶縁樹脂9をキュアして図1の構造のものを得る。上記において、硬化前絶縁樹脂9をキュア加熱時の収縮応力によって、絶縁皮膜6を破り、同様に共晶合金8を形成するようにしてもよい。チップ4は、例えばシリコン単結晶基板から成り、周知の技術によってその内部には多数の回路素子が形成され、1つの回路機能が与えられている。回路素子の具体例は、例えばバイポーラまたはMOSトランジスタから成り、これらの回路素子によって、例えば論理回路およびメモリの回路機能が形成されている。配線基板1は、例えば樹脂配線基板やセラミック基板により構成される。

【0007】実施例2、図3は、TABのマイクロ接続部に応用した実施例であり、基本的構造は図1の場合と同じであるが、配線基板1との接合体がTABリード10であることが異なる。ここでは、ペリフェラルタイプのTABの例を示したが、エリアアレータイプのTABにも適用できる。本実施例によれば、図1の実施例と同様な効果がある。図4は、図3の実施例の製造方法を示しており、図2と同様な製造過程を経て図3の構造のものを得る。以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。以上の説明では主として本発明者によってなされた発明をその背景

4

となった利用分野である半導体装置の電極形成技術に適用した場合について説明したが、それに限定されるものではなく、例えば、配線基板における電極形成技術などにも適用できる。

【0008】

【発明の効果】本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。本発明によれば、突起電極を形成することなく微細導電粒子によりコンタクト部で合金化を伴う異方導電マイクロ接続を得ることができるので、ファインピッチかつ低抵抗なマイクロ接続を低コストで提供できる効果がある。

【図面の簡単な説明】

【図1】図1は、本発明の一実施例の要部略断面構造を示す断面図である。

【図2】図2は、図1に示す装置の製造方法の要部略断面図である。

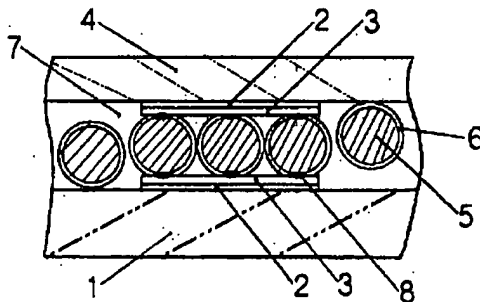
【図3】図3は本発明の他の実施例の要部略断面構造を示す断面図である。

【図4】図4は、図3に示す装置の製造方法の要部略断面図である。

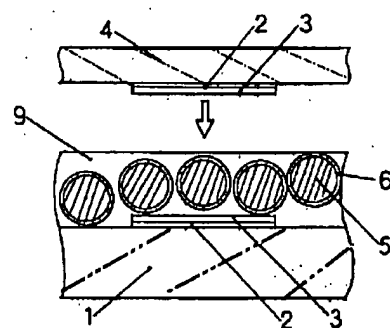
【符号の説明】

- 1・・・配線基板
- 2・・・下地金属層
- 3・・・コンタクト金属層
- 4・・・半導体チップ
- 5・・・導電粒子
- 6・・・絶縁皮膜
- 7・・・絶縁樹脂
- 8・・・共晶合金
- 9・・・硬化前絶縁樹脂
- 10・・・TABリード

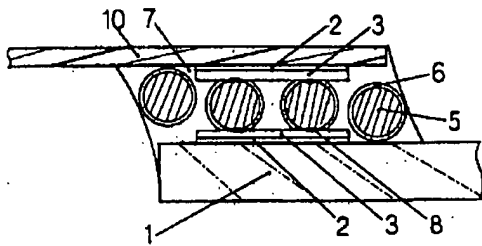
【図1】



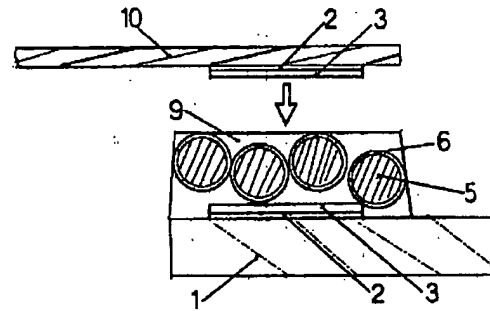
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 大塚 寛治  
東京都青梅市今井2326番地 株式会社日立  
製作所デバイス開発センタ内